Flip-flop SR con compuertas NAND y NOR

Por: Romero Reyes Roció Germana

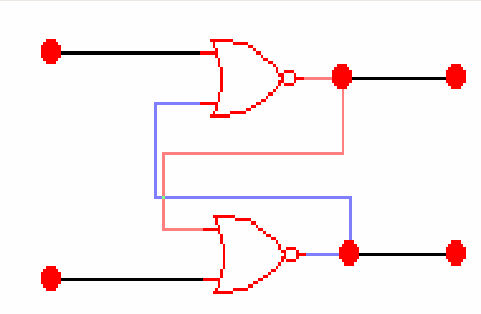
Laboratorio de Sistemas Digitales II

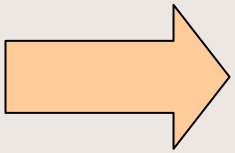
Prof. J. Jesús Díaz Aceves

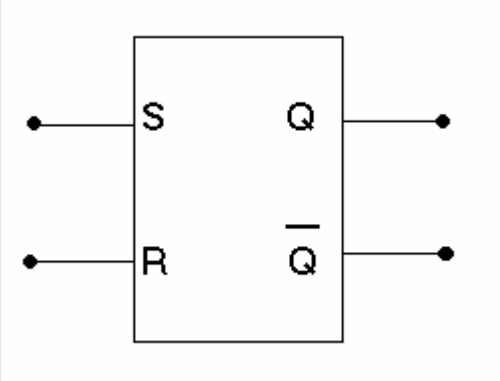
Introducción

Un circuito Flip – Flop puede construirse con dos compuertas NAND o dos compuertas NOR. La conexión y el acoplamiento cruzado mediante la salida de una compuerta a la entrada de otra constituye una trayectoria de retroalimentación. por esta razón los circuitos se clasifican como secuenciales ansícronos. Cada Flip - Flop tiene dos salidas Q y Q', y dos entradas, SET para ajustar y RESET para restaurar. A este Tipo de Flip – Flop se les llama RS *directamente acoplado o seguro*

Circuito Basico con Compuertas NOR



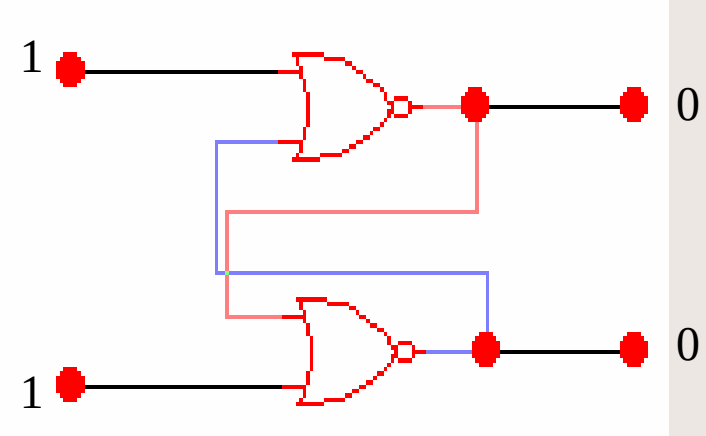




Para representar de forma compacta el flip flop, no es necesario dibujar las compuertas . La representación que se utilizará será la indicada en la figura.

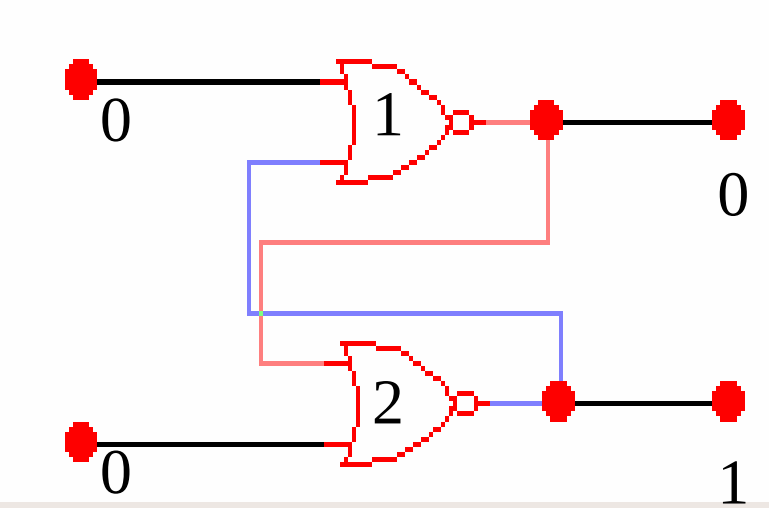
Estado No Valido

Cuando se aplica un 1 en ambas entradas en el flip-flop, tanto la salida Q como la Q´ va a 0. Esta condición viola el hecho que las salidas sean complementarias. Esto significa que las salidas ya no seran la negación una de la otra.



Estado Inicial

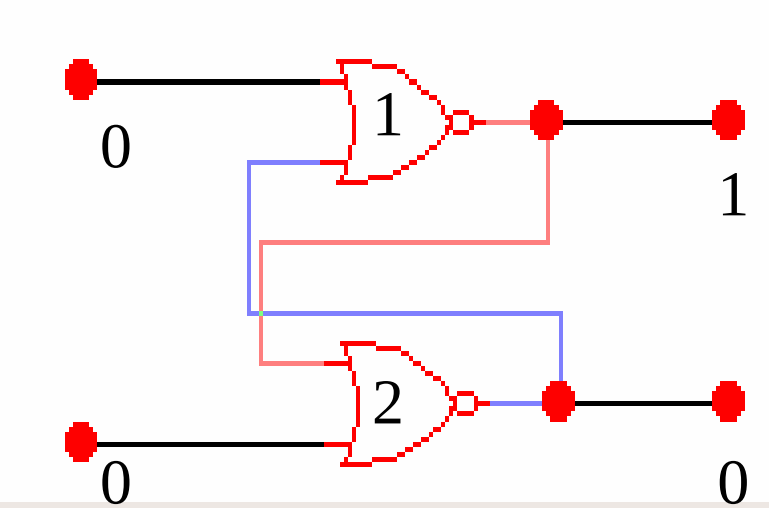
Supongamos: S=0, R=0, Q=0 y Q´ =1. Si en un momento determinado cambiamos la entrada S de 0 a 1, la salida de la compuerta 1 (Q´) cambiará de 1 a 0. Como esta salida es también una de las entradas de la compuerta 2, al haber un 0 y un 0 como entrada, su salida (Q) pasará de 0 a 1. Como antes, ahora la salida de la compuerta 2 (Q) es una de las entradas de la compuerta 1. Como hubo un cambio de 0 a 1 debemos ver que efecto tiene esto en la salida de la compuerta 1. Las entradas son 1 y 1 a lo que la compuerta NOR responderá con un 0 a la salida (Q´). Como esta estaba en 0, el FF queda en un estado estable y no hay mas cambios.



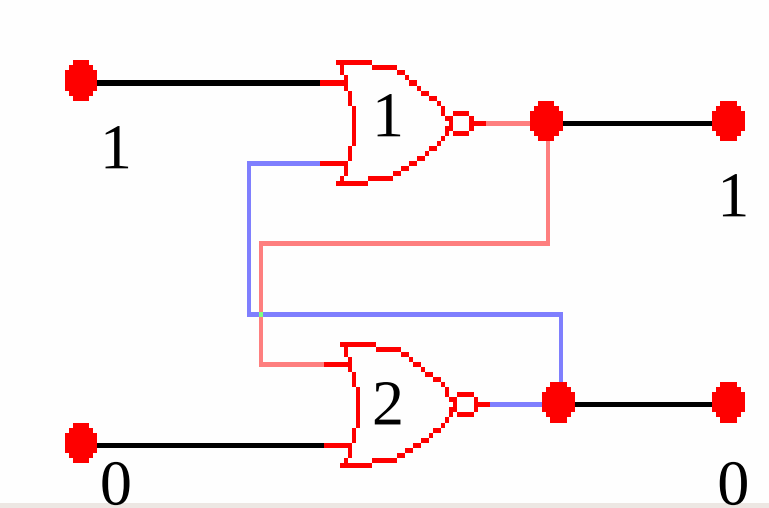
Estado Inicial

Supongamos: S=0, R=0, Q=1 y Q´ = 0. (condición en la que quedamos anteriormente.

Si en un momento determinado cambiamos la entrada C de 0 a 1, la salida de la compuerta 2 (Q) cambiará de 1 a 0. Como esta salida es también una de las entradas de la compuerta 1, al haber un 0 y un 0 como entrada, su salida (Q´) pasará de 0 a 1. Como antes, ahora la salida de la compuerta 1 (Q´) es una de las entradas de la compuerta 2. Como hubo un cambio de 0 a 1 debemos ver que efecto tiene esto en la salida de la compuerta 2. Las entradas son 1 y 1 a lo que la compuerta NOR responderá con un 0 a la salida (Q). Como esta estaba en 0, el FF queda en un estado estable y no hay mas cambios.



Nuestro estado actual es: S=1, R=0, Q=1 y Q´=0.
Al cambiar la entrada S de 1 a 0, la salida de la compuerta 1 (Q´) deberá dar un 0. Como ya está en 0 esto no produce ningún otro cambio.
Estando ahora en S=1, R=0, Q=1 y Q´=0, si nuevamente colocamos en 1 la entrada S, la compuerta 1 responderá a las entradas 1 y 0 con un 0. Como la salida (Q´) está en 0, no habrá cambios.
Para finalizar, estando en S=1, R=0, Q=1 y Q´=0, si nuevamente colocamos la entrada S en 0, no se efectuará ningún cambio en el estado del FF.



Nuestro estado actual es: S=0, R=1, Q=0 y Q´=1.
Al cambiar la entrada R de 1 a 0, la salida de la compuerta 2 (Q) deberá dar un 0. Como ya está en 0 esto no produce ningún otro cambio.
Estando ahora en S=0, R=0, Q=0 y Q'=1, si nuevamente colocamos en 1 la entrada R, la compuerta 2 responderá a las entradas 1 y 0 con un 0. Como la salida (Q) está en 0, no habrá cambios.
Para finalizar, estando en S=0, C=1, Q=0 y Q'=1, si nuevamente colocamos la entrada R en 0, no se efectuará ningún cambio en el estado del FF.

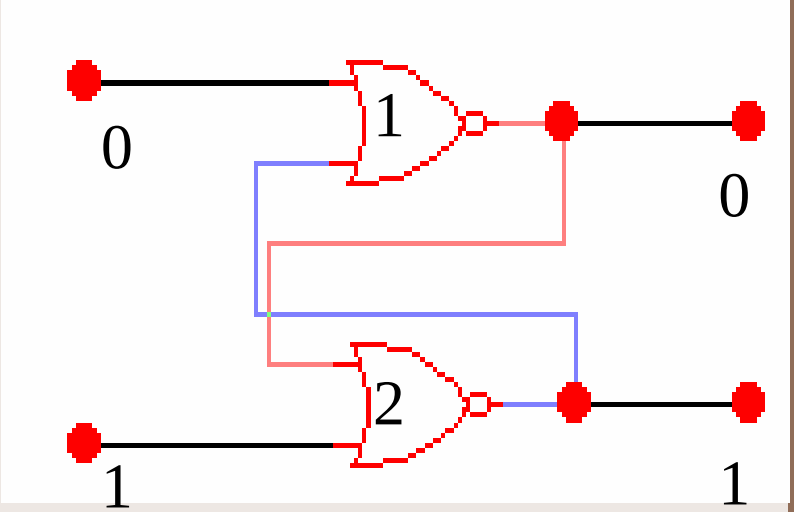
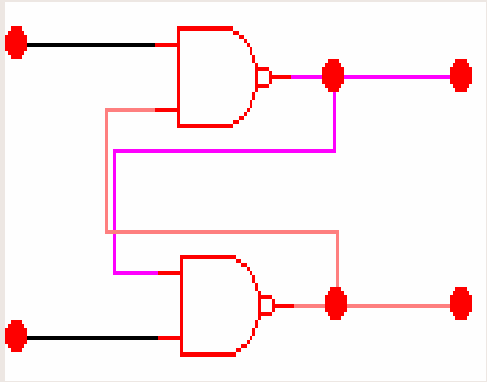


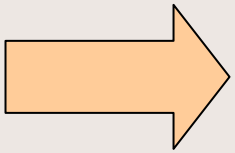
Tabla de Verdad

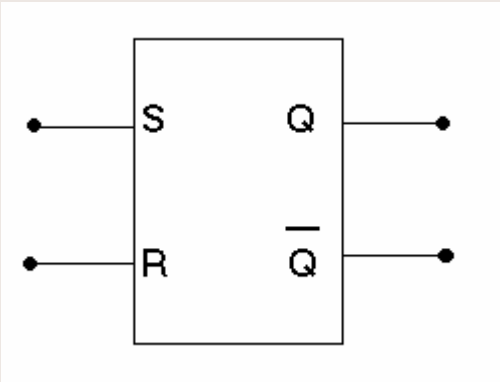
Con lo anterior podemos concluir que nuestra tabla de verdad quedara de la siguiente manera:

S R	Q Q’
1 0	1 0
0 0	1 0 (Después de S=1, R=0)
0 1	0 1
0 0	0 1 (Después de S=0, R=1)
1 1	0 0 No valido

Circuito Basico con Compuertas NAND







Basicamente la configuración de la compuerta NAND funciona igual que una NOR, la unica variación es su tabla de verdad que acontinuación presentaremos

Tabla de Verdad

En esta tabla se muestra que el estado no valido va a ser 0,0 ya que nos muestra una contradicción. Y nuestro estado inicial sera 1,1

S R	Q Q’
1 0	0 1
1 1	0 1 (Después de S=1, R=0)
0 1	1 0
1 1	1 0 (Después de S=0, R=1)
0 0	1 1 No Valido

Conclusion

Los elementos de memoria que se utilizan en los circuitos secuenciales de reloj se llaman flip – flops estos circuitos son celdas binarias capaces de almacenar un bit de informacion. Un flip – flop tiene dos salidas, una para valor normal y otra para el valor complementario del bit alamacenado en el.

Bibliografia

http://www.ece.buap.mx/comunikece/archivos/Contador.pdf

http://www.udistrital.edu.co/comunidad/profesores/jruiz/jairocd/graficos/circuitosdig/digsec.ppt

Apuntes de clase